

Temat: METODY BEZPOŚREDNIE PRZETWARZANIA ANALOGOWO-CYFROWEGO

1. Przetwornik A/C z kompensacją szeregową.

a) schemat strukturalny przetwornika A/C z kompensacją szeregową
(podr. Parchański str. 145, rys. 8.6a)

US - układ sterujący

GZ - generator zegarowy

DK - dekodery

U_w - źródło napięcia wzorcowego

R - rejestr

b) zasada działania (opis):

- komparator **K** porównuje mierzone (przetwarzane) napięcie **U_x** z napięciem kompensującym **U_k** (wartość napięcia kompensującego zmienia się skokowo, a częstotliwość jego zmian jest synchronizowana częstotliwością impulsów generatora zegarowego **GZ**)
- kolejne przyrosty napięcia **U_k** wynoszą:

$$\Delta U_K = \frac{U_w}{2^K}$$

krok 1 (k=1) - komparator porównuje napięcie **U_x** z napięciem:
U_{k1} = ΔU_{k1} = U_w : 2 (czyli z połową znamionowego zakresu przetwarzania **U_N=U_w**)

krok 2 (k=2) - komparator porównuje napięcie **U_x** z napięciem:
U_{k2} = U_{k1} + ΔU_{k2}, czyli: **U_{k2} = U_w : 2 + U_w : 4**

krok 3 (k=3) - komparator porównuje napięcie **U_x** z napięciem:
U_{k3} = U_{k2} + ΔU_{k3}, czyli: **U_{k3} = U_w : 2 + U_w : 4 + U_w : 8**

i.t.d.

- jeżeli w **k**-tym kroku porównywania napięcie $U_x \leq U_k$, to w kroku **k+1** przyrost napięcia ΔU_k jest wyłączony i pozostanie wyłączony do końca cyklu przetwarzania (cykl przetwarzania kończy się, gdy wszystkie składowe napięcia U_k zostaną porównane z napięciem U_x , czyli po **n**-krokach w **n**-bitowym przetworniku A/C)
- czas przetwarzania:

$$\Delta t_p = n * T_w$$

gdzie: T_w - okres generatora zegarowego

Δt_p - czas rzędu mikrosekund (nie zależy od wartości napięcia mierzonego)

- wartość mierzonego napięcia:

$$U_X = \sum_{k=1}^n a_k \frac{U_w}{2^k} \pm \frac{1}{2} \Delta U$$

gdzie: $a_k = 1$ - jeżeli po **k**-tym kroku napięcie $U_x > U_k$

$a_k = 0$ - jeżeli po **k**-tym kroku napięcie $U_x \leq U_k$

$\Delta U = U_w : 2^n$ - kwant napięcia kompensującego

2. Zasada działania 6-bitowego przetwornika A/C z kompensacją szeregową napięcia U_x .

a) wykres ([podr. Parchański str.145, rys.8.6b](#))

b) zasada działania:

- pierwszy krok porównania: **k=1**, napięcie $U_{k1} = U_w : 2$
- ponieważ mierzone napięcie $U_x > U_{k1}$ - składowa napięcia kompensującego $U_w : 2$ pozostanie załączona do końca cyklu przetwarzania (czyli: **$a_1 = 1$**)
- drugi krok porównania: **k=2**, napięcie $U_{k2} = U_w : 2 + U_w : 4$
- ponieważ mierzone napięcie $U_x < U_{k2}$ - składowa napięcia kompensującego $U_w : 4$ pozostanie wyłączona do końca cyklu przetwarzania (czyli: **$a_2 = 0$** , **$U_{k2} = U_w : 2$**)

- trzeci krok porównania: **$k=3$** , napięcie **$U_{k3} = U_w : 2 + U_w : 8$**
- ponieważ mierzone napięcie **$U_x > U_{k3}$** - składowa napięcia kompensującego **$U_w : 8$** pozostanie załączona do końca cyklu przetwarzania (czyli: **$a_3 = 1$** , **$U_{k3} = U_w : 2 + U_w : 8$**)
- krok czwarty: **$k=4$** , napięcie **$U_{k4} = U_w : 2 + U_w : 8 + U_w : 16$**
- ponieważ **$U_x > U_{k4}$** - składowa **$U_w : 16$** pozostanie załączona (czyli: **$a_4 = 1$** , **$U_{k4} = U_w : 2 + U_w : 8 + U_w : 16$**)
- krok piąty: **$k=5$** , napięcie **$U_{k5} = U_w : 2 + U_w : 8 + U_w : 16 + U_w : 32$**
- ponieważ **$U_x < U_{k5}$** - składowa **$U_w : 32$** pozostanie wyłączona (czyli: **$a_5 = 0$** , **$U_{k5} = U_w : 2 + U_w : 8 + U_w : 16$**)
- krok szósty: **$k=6$** , napięcie **$U_{k6} = U_w : 2 + U_w : 8 + U_w : 16 + U_w : 64$**
- ponieważ **$U_x > U_{k6}$** - składowa **$U_w : 64$** pozostanie załączona (czyli: **$a_6 = 1$** , **$U_{k6} = U_w : 2 + U_w : 8 + U_w : 16 + U_w : 64$**)

c) końcowy wynik porównania:

$$U_x = (1*2^{-1} + 0*2^{-2} + 1*2^{-3} + 1*2^{-4} + 0*2^{-5} + 1*2^{-6}) * U_w \pm 2^{-7} * U_w$$

czyli: **Cyfrowe słowo 101101 na wyjściu rejestru ma wartość mierzonego napięcia U_x , a błąd przetwarzania wynosi $\pm 2^{-7} * U_w$.**

Najkrótszy czas przetwarzania tego typu przetworników wynosi $3\mu s$ (np. przetwornik 12-bitowy A/C typu MX 578).

(Obecnie buduje się kompensacyjne przetworniki nawet 17-bitowe, o błędzie rozdzielczości ok. 0,001%).